

2do. cuatrimestre 1988.

UNIVERSIDAD DE BUENOS AIRES

FACULTAD DE CIENCIAS EXACTAS Y NATURALES

DEPARTAMENTO: ..Computación.....

ASIGNATURA: .. [REDACTED] ..

CARRERA/S: ..Computador Científico - Lic. en Cs. de la Computación....

ORIENTACION:PLAN..1.972 y 1.982.....

CARACTER: ..optativa..... (Indicar si es optativa u obligatoria)

PUNTAJE: ..tres..... (Indicar puntaje si es optativa)

DURACION DE LA MATERIA: ..Cuatrimestral.. (Indicar si es cuat. o anual)

HORA DE CLASE: a) Teóricas..3.....Hs. b) Problemas ..-.. Hs.
c) Laboratorio...-....Hs. d) Seminarios...-...Hs.
e) Totales...3.... Hs.

ASIGNATURAS CORRELATIVAS: ..Sistemas Operativos (07) y (18 Plan 1982).
.....

PROGRAMA:

1. CONCEPTOS BASICOS DEL PARALELISMO

- 1.1 Concurrencia, simultaneidad y paralelismo
- 1.2 Avances en la performance de los equipos y su relación con el paralelismo.
- 1.3 La desproporción en las velocidades de procesamiento y algunas soluciones.
 - 1.3.1 Sistemas de memoria jerárquica.
 - 1.3.2 Técnicas especiales de la memoria cache.
 - 1.3.3 Address translation mediante memoria cache y TLB.
 - 1.3.4 Organización de memoria en módulos.
- 1.4 Técnicas clásicas de paralelismo.
 - 1.4.1 Multiplicidad de unidades funcionales en la ALU.
 - 1.4.2 Procesadores independientes de I/O.
 - 1.4.3 Multiprogramación y time-sharing.
- 1.5 Arquitecturas y técnicas especiales de paralelismo.
 - 1.5.1 Estructuras de pipeline.
 - 1.5.2 Array processors.
 - 1.5.3 Memorias asociativas.
 - 1.5.4 Sistemas multiprocesadores.
 - 1.5.5 Procesamiento distribuido.
- 1.6 Relación entre algoritmos paralelizados y arquitecturas.
- 1.7 Clasificación de los sistemas por su grado de paralelismo.
 - 1.7.1 Esquema de Flynn: SISD, SIMD, MISD, MIMD.
 - 1.7.2 Esquema de Feng: WSBS, WSBP, WPBS, WPRP.
- 1.8 Niveles de paralelización en el software.
- 1.9 Algunos campos de aplicación y sus requerimientos.

2. PARALELISMO MEDIANTE ESTRUCTURAS DE PIPELINE.

- 2.1 Diagrama de un pipeline de instrucción. Sincronización.
- 2.2 Estimación de la eficiencia de un pipeline frente a la de una CPU convencional.
- 2.3 Clasificación de los pipelines.
 - 2.3.1 Esquema de Handler.
 - 2.3.2 Esquema de Ramoorthy-Li.
- 2.4 Retroalimentación y prealimentación. Tablas de reversa.
- 2.5 La CPU con pipelines múltiples.
- 2.6 Pipelines aritméticos.
 - 2.6.1 Sumador en punto flotante.
 - 2.6.2 Multiplicador en punto fijo.
 - 2.6.3 Multiplicador/Divisor en punto flotante.
- 2.7 Array pipelines.
 - 2.7.1 Diagrama conceptual en dos dimensiones.
 - 2.7.2 Algoritmo de Strassen aplicado al producto de matrices. La matriz sistólica.
- 2.8 Pipelines vectoriales.
 - 2.8.1 IF y Decodificación vectorizada.
 - 2.8.2 Zonas de registros vectoriales.
 - 2.8.3 Diagrama de una supercomputadora vectorial.

3. PARALELISMO MEDIANTE ARRAY PROCESSORS.

- 3.1 Arquitectura y funcionamiento de un array processor. La clase SIMD.
- 3.2 El array processor como back-end processor.
- 3.3 Estructura interna de un elemento de procesamiento (PE).
- 3.4 Redes de interconexión y ruteo de datos.
 - 3.4.1 Redes estáticas.
 - 3.4.2 Redes dinámicas de una etapa.
 - 3.4.3 Redes dinámicas de etapas múltiples.
- 3.5 Paralelización de algoritmos mediante array processors.
 - 3.5.1 Importancia de la ubicación inicial de los datos.
 - 3.5.2 Utilización de la red de interconexión de los PE's.
 - 3.5.3 Inhibición y desinhibición de los PE's.
 - 3.5.4 Ejemplos de aplicación de todos los factores estudiados.
- 3.6 Programación de algoritmos en array processors.
 - 3.6.1 El lenguaje de programación SAP-FORTRAN (seudo AP-FORTRAN).
 - 3.6.2 Programación de algoritmos utilizando SAP-FORTRAN.
 - 3.6.3 Estudio de la complejidad de los problemas, y su relación con la cantidad de PE's del array processor (en paralelo con el capítulo 4).

4. INTRODUCCION A LA COMPLEJIDAD DE ALGORITMOS.

- 4.1 Conceptos de complejidad de un problema.
- 4.2 Algoritmos polinomiales, np-completos e intratables.
- 4.3 Estudio de la complejidad de diversos problemas.
- 4.4 Programación dinámica.
- 4.5 Métodos heurísticos.
- 4.6 Reducción de la complejidad de un problema mediante array processors.
 - 4.6.1 Uso de la potencia del array processor.
 - 4.6.2 Uso de programación dinámica en el array processor.
 - 4.6.3 Uso de heurísticas en el array processor.

NOTA 1: Está previsto que el capítulo 4 este dedicado a "Procesamiento mediante Sistemas Multiprocesadores", en cuyo caso el capítulo de Complejidad de Algoritmos pasará a ser el 5.

NOTA 2: Entre los algoritmos que se prevee estudiar, figuran: producto de matrices, cálculo de autovalores, triangulación (método de Gauss), descomposición L.U., búsqueda en grafos, camino óptimo en grafos y optimización lineal (Simplex), junto a otros más sencillos para introducir los temas.

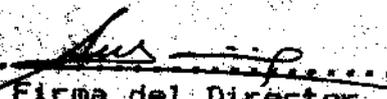
BIBLIOGRAFIA

1. Briggs, Faye A. y Hwang, Kai, "Computer Architecture and Parallel Processing", Mc Graw Hill, USA, 1984.
2. Hamacher, K. V., Vranesik Z. G. y Zaky, S. G., "Organización de computadoras", Mc Graw Hill, México, 1987.
3. Tanenbaum, Adrew S., "Organización de computadoras (un enfoque estructurado)", Prentice Hall Hispanoamericana, México, 1985.
4. Madnik, Stuart y Donovan, John J., "Sistemas Operativos", Diana, México, 1982.
5. Evans, David J., "Parallel Processing Systems", Cambridge University Press, USA, 1982.
6. Hayes, John P., "Computer Architecture and Organization", Mc Graw Hill, USA, 1978.
7. Karplus, Walter y Cohen, Dan, "Architectural and software issues in the desing and application of peripheral array processors", IEEE Computer, USA, Septiembre de 1981.
8. Moto-Oka, Tohru y Kitsuregawa, Masaru, "El ordenador de quinta generación", Ariel, Buenos Aires, 1986.

Fecha...22/12/88.....


.....
Firma del Profesor

Dr. Hugo Scolnik....
Aclaración de firma


.....
Firma del Director

Lic. Alicia Gioia....
Aclaración de firma