



Universidad de Buenos Aires
Facultad de Ciencias Exactas y Naturales

- 1) DEPARTAMENTO: Computación
- 2) 1er. CUATRIMESTRE de 2024.
- 3) ASIGNATURA: Arquitectura y Organización de Computadores
- 4) CARRERA: Licenciatura en Ciencias de la Computación
- 5) CARÁCTER DE LA MATERIA: Obligatoria
- 6) Nro DE CÓDIGO DE CARRERA: 18
- 7) Nro DE CÓDIGO DE LA MATERIA:
- 8) PUNTAJE PROPUESTO:
- 9) PLAN DE ESTUDIO AÑO: 2023
- 10) DURACIÓN DE LA MATERIA: Cuatrimestral
- 11) HORAS DE CLASES SEMANAL: 10 hs
 - a) Teóricas: 4 hs c) Problemas: 1 hs
 - b) Laboratorio: 4 hs d) Seminarios: 1 hs
- 12) CARGA HORARIA TOTAL: 160 hs
- 13) ASIGNATURAS CORRELATIVAS: Sistemas Digitales
- 14) FORMA DE EVALUACIÓN: Trabajos Prácticos, Parciales, Final Dos Exámenes Parciales, 5 / 6 Talleres de Programación y Examen Final
- 15) PROGRAMA Y BIBLIOGRAFÍA: Adjuntas a esta hoja



Objetivos

- Presentar los conceptos básicos que permitan comprender la estructura de hardware de un computador y su influencia en la forma en que se desempeñan los algoritmos de cálculo que se ejecutan en él.
- Presentar los diferentes modelos arquitecturales (CISC y RISC) y su impacto en la organización de los bloques constitutivos de la máquina de ejecución articulando con los bloques constitutivos explicados en Sistemas Digitales.
- Resolver problemas concretos en lenguaje de máquina para afianzar el uso de los recursos arquitecturales, tanto a nivel de arquitectura de Aplicación como de Arquitectura de Sistemas.
- Presentar la organización de los principales módulos constitutivos de un sistema de cómputo de propósito general: Subsistema de memoria y motores de ejecución avanzados, con resolución de problemas basados en lenguaje HDL aprendido en Sistemas Digitales

Programa

- Arquitectura de Procesadores. Visión como la Interfaz entre el hardware y el software. Modelos CISC vs RISC. Breve descripción de las Arquitecturas actuales
- ISA (Instruction Set Architecture). Registros, palabra de instrucción formatos de instrucción fijo vs. variable. Modos de direccionamiento de memoria. Tipos de datos enteros y fraccionarios punto fijo y punto flotante. Ejemplos de aplicación.
- Extensiones de ISA: Computación vectorial vs. modelo SIMD (Single Instruction Multiple Data). Dos formas de DLP (Data Level Parallelism). Sus áreas de aplicación en Procesamiento digital de señales e imágenes, y criptografía entre las más destacadas. Ejemplos de aplicación.
- Arquitectura de Sistemas. Recursos arquitecturales para la implementación de un Sistema Operativo con capacidad de abstracción. Virtualización de la vista del sistema de cómputo.
 - Recursos para la administración de memoria, Talleres de programación.
 - Recursos para la administración de tareas (threads o procesos). Talleres de programación.
 - Recursos de protección de memoria y tareas. Talleres de programación.



- Manejo de interrupciones y excepciones. Características de cada clase de interrupción y su relación con el sistema de Entrada Salida. Comparación entre E/S mapeada en memoria y espacio de direccionamiento dedicado.
- Presentación de la interfaz entre el Sistema Operativo y los recursos de arquitectura de sistemas abordados.
- Organización. Una mirada más de bajo nivel de computador relacionando como se resuelven en el hardware las funciones estudiadas en la arquitectura. Conceptos tecnológicos básicos. Performance y Consumo de energía. Métricas.
- Organización de la Memoria. Estructura jerárquica. Memoria Cache, Cache multinivel. Split cache. Cache en sistemas Multiprocesador. Visión UMA y NUMA. Sistemas Multiprocesador Simétricos y Asimétricos. Aplicaciones en cada caso. Aceptación del determinismo en el tiempo de acceso a memoria de un Cache y su impacto en sistemas de Tiempo Real. Resolución en HDL de un sistema simple de Cache de un nivel. Memorias dinámicas (DRAM) ventajas y desventajas.
- Integración del funcionamiento de un sistema de memoria. Análisis del proceso completo a partir de la carga de un puntero en un registro por parte del software hasta que efectivamente se accede al elemento deseado en la memoria del sistema.
- Motores de ejecución de instrucciones. ILP (Instruction Level Parallelism). Pipeline. Máquina de estados. Profundidad de un pipeline. Riesgos que se encuentran al aumentar el paralelismo a nivel de instrucción. Máquinas superescalares. Nuevos riesgos en la ejecución de instrucciones: RAW.
- Predicción de saltos, Máquina de estado de 2 bits. Branch Target Buffer Funcionamiento. Ejemplo de aplicación en HDL.
- Motores de Ejecución fuera de orden. Riesgos WAR y WAW. Algoritmo de Tomasulo. Re-Order Buffer. Descripción de arquitecturas modernas

Bibliografía

- Computer Organization and Design RISC-V Edition: The Hardware Software Interface (The Morgan Kaufmann Series in Computer Architecture and Design). David A. Patterson y John L. Hennessy | 28 de abril de 2021
- Computer Architecture: A Quantitative Approach (The Morgan Kaufmann Series in Computer Architecture and Design). John L. Hennessy y David A. Patterson | 15 de diciembre de 2017
- A Primer on Memory Consistency and Cache Coherence. Second Edition. Vijay Nagarajan, University of Edinburgh; Daniel J. Sorin, Duke University; Mark D. Hill, University of Wisconsin, Madison; David A. Wood, University of Wisconsin, Madison.
- An Introduction to Assembly Programming with RISC-V. ISBN:978-65-00-15811-3 First edition 2021. Edson Borin.



- La Guía Práctica de RISC-V, El Atlas de una Arquitectura Abierta. Primera Edición, 1.0.5. David Patterson y Andrew Waterman. 2018
- Digital Design and Computer Architecture RISC-V Edition. Sarah L. Harris, David Harris. 2022 Elsevier Inc.
- Microprocessor Architecture, From Simple Pipelines To Chip Multiprocessors. Jean-Loup Baer. University of Washington, Seattle
- Memory Systems. Cache, DRAM, Disk. Bruce Jacob, University of Maryland at College Park; Spencer W. Ng, Hitachi Global Storage Technologies; David T. Wang, MetaRAM. 2008 by Elsevier
- Manuales de Arquitectura de los principales fabricantes de procesadores

FECHA: 1/11/2024



FIRMA PROFESOR

Alejandro Furfaro



FIRMA DIRECTOR

Juan P. Galeotti



1821 Universidad de Buenos Aires

Resolución Consejo Directivo

Número: RESCD-2025-90-E-UBA-DCT#FCEN

CIUDAD DE BUENOS AIRES

Viernes 21 de Febrero de 2025

Referencia: EX-2024-06731714- -UBA-DMESA#FCEN - plan 2023 de la Licenciatura en Ciencias de la Computación - Sesión 17/02/2025

VISTO la presentes actuaciones elevadas por el Director del Departamento de Computación, Dr. Juan Pablo GALEOTTI donde comunica programas de materias del plan 2023 de la carrera de Licenciatura en Ciencias de la Computación.

CONSIDERANDO :

La nota producida por el Dr. GALEOTTI y los programas adjuntos de materias correspondientes al plan 2023 de la Licenciatura en Ciencias de la Computación, aprobado por resolución (CS)N° 1750/22.

Lo aconsejado por la Comisión de Enseñanza, Programas y Planes de Estudio.

Lo actuado por este Cuerpo en su sesión realizada en el día 17 de febrero de 2025, y en uso de las atribuciones que le confiere el artículo 113 del Estatuto Universitario.

EL CONSEJO DIRECTIVO DE LA FACULTAD DE CIENCIAS EXACTAS Y
NATURALES

R E S U E L V E :

ARTICULO 1.- Aprobar los programas que se encuentran embebidos en el documento electrónico IF-2024-06764947-UBA-COMPUTACION#FCEN que corresponden a materias del plan de estudios 2023 de la carrera de la Licenciatura en Ciencias de la Computación y que se detallan a continuación:

- Arquitectura y Organización de Computadores
- Ingeniería de Software
- Lenguajes Formales, Autómatas y Computabilidad
- Paradigmas de Programación
- Sistemas Digitales
- Técnicas de Diseño de Algoritmos

ARTICULO 2.- Comuníquese a la Biblioteca Central Dr.Luis Federico Leloir y al Departamento de Computación y cumplido remítase a la Dirección de Estudiantes y Graduados.

Julian Fernandez Bonder
Secretario
Secretaría Académica
Facultad de Ciencias Exactas y Naturales

Guillermo Alfredo Duran
Decano
Decanato
Facultad de Ciencias Exactas y Naturales