



Resolución Consejo Directivo

Número: RESCD-2023-1316-E-UBA-DCT#FCEN

CIUDAD DE BUENOS AIRES

Viernes 7 de Julio de 2023

Referencia: EX-2023-02642339- -UBA-DMESA#FCEN - POSTGRADO - SESIÓN
26/06/2023

VISTO:

La nota presentada por la Dirección del Departamento de Computación, mediante la cual eleva la información del curso de posgrado Curso Avanzado en Programación de Softcores en FPGAs para el año 2023,

CONSIDERANDO:

lo actuado por la Comisión de Doctorado,

lo actuado por este Cuerpo en la sesión realizada en el día de la fecha 26 DE JUNIO DE 2023

en uso de las atribuciones que le confiere el Artículo 113º del Estatuto Universitario,

EL CONSEJO DIRECTIVO DE LA FACULTAD

DE CIENCIAS EXACTAS Y NATURALES

R E S U E L V E:

ARTÍCULO 1º: Aprobar el nuevo curso de posgrado Curso Avanzado en Programación de Softcores en FPGAs de 96 horas de duración, que será dictado por el Dr. David González Márquez con la colaboración del Dr. Esteban Mocskos.

ARTÍCULO 2º: Aprobar el programa del curso de posgrado Curso Avanzado en Programación de Softcores en FPGAs que como anexo forma parte de la presente Resolución, para su dictado en el primer cuatrimestre de 2023.

ARTÍCULO 3º: Aprobar un puntaje máximo de tres (3) puntos para la Carrera del Doctorado.

ARTÍCULO 4º: Establecer que el presente curso no será arancelado (CATEGORÍA 1).

ARTÍCULO 5º: Comuníquese a todos los Departamentos Docentes, a la Dirección de Estudiantes y Graduados, a la Biblioteca de la FCEyN y a la Secretaría de Posgrado con copia del programa incluida. Cumplido, pase a COMPUTACION#FCEN y resérvese.

ANEXO

PROGRAMA

Programa:

Esta materia ofrece una introducción a las herramientas y conceptos necesarios para sintetizar hardware dentro de un FPGA en el marco de la construcción de softcores. Inicialmente se presentan los conocimientos básicos de circuitos digitales para el diseño de los componentes, como multiplexores, decodificadores, circuitos aritméticos e incluso memorias y registros.

Con este punto de partida se presentará la tecnología detrás de las FPGAs. Explicando su funcionamiento interno, el proceso de desarrollo, síntesis y lenguajes de programación. Para programar las FPGAs, se utilizará como lenguaje de descripción de hardware, Verilog. Se presentará con ejemplos de dificultad incremental cada una de las estructuras y modelos de programación del lenguaje.

La segunda mitad de la materia introduce los temas de arquitectura de procesadores. Comenzando por ejemplos simples, donde se propone un recorrido por los distintos componentes de un procesador, exponiendo su funcionamiento en cada etapa del ciclo de instrucción. Luego se introduce la técnica de segmentación de instrucciones y cómo esta se aplica en el diseño de procesadores. Por último se presentan ejemplos de softcores, procesadores implementados específicamente para el uso sobre FPGAs.

Proponiendo distintas organizaciones para su uso, ya sea en configuraciones simples o múltiples o con soporte de otros procesadores.

Contenidos

- Lógica digital. Fundamentos de los circuitos combinatorios y secuenciales.
Componentes básicos y circuitos aritméticos. Memorias y registros.
- Introducción a las FPGAs- Arquitectura y funcionamiento de las FPGAs, tipos de celdas y routing. Lenguajes de descripción de hardware. Proceso de desarrollo, programación y síntesis.
- Lenguaje Verilog 1. Modelo de programación por comportamiento y camino de datos.
Tipos de datos y estructuras básicas.

- Lenguaje Verilog 2. Diseño de componentes. Modelo de tiempos y delay. Definición de Testbench.
- Procesador simple. Conceptos generales sobre arquitectura de procesadores. Presentación de un procesador basado en transferencia de registros. Experimentos y ejemplos.
- Diseño de procesadores. Procesadores avanzados. Técnica de segmentación de instrucciones (pipeline). Diseño de etapas y tiempos.
- Introducción a los softcores processors. Ejemplos de Picoblaze y Microblaze, características y casos de uso. Modelado e interacción entre múltiples cores.
- Proyecto final: diseño y discusión sobre el trabajo práctico de final del curso.

Bibliografía

- “Digital System Design with FPGA. Implementation Using Verilog and VHDL”. Cem Unsalan, McGraw-Hill, 2017.
- “Introduction to Logic Circuits & Logic Design with Verilog”. Second Edition Brock J. LaMeres, Springer, 2019.
- “Verilog HDL: A Guide to Digital Design and Synthesis”. Second Edition. Samir Palnitkar, Prentice Hall, 2003.
- “Computer Architecture: A Quantitative Approach”. Sixth Edition. Hennessy, Morgan Kaufmann, 2019.

Trabajos en revistas recientes:

- Shanthi, V., & Geetha, V. (2019). Implementation of softcore processor using FPGA for real-time applications. International Journal of Engineering and Advanced Technology, 9(2), 1001-1006.
- Kim, J., Lee, S., & Kim, K. (2018). Design and implementation of a softcore processor-based FPGA platform for embedded system education. Journal of Electrical Engineering and Technology, 13(2), 762-770.

- Wang, Q., & Zou, Y. (2018). A high-performance FPGA-based softcore processor with cache for real-time image processing. *Journal of Real-Time Image Processing*, 15(3), 503-516.
- Rizvi, S. S., & Parveen, S. (2018). Implementation of a RISC-V softcore processor using FPGA. *International Journal of Engineering and Technology*, 10(1), 117-123.
- Mao, Y., & Huang, Y. (2017). Design and implementation of a softcore processor based on FPGA for control system. *Journal of Physics: Conference Series*, 896(1), 012015.
- Gupta, P., & Katiyar, A. (2016). Design and implementation of MIPS softcore processor using FPGA. *International Journal of Innovative Research in Science, Engineering and Technology*, 5(3), 3604-3610.
- Rai, S., & Tiwari, A. (2015). Implementation of softcore processor using FPGA. *International Journal of Science and Research*, 4(2), 872-876.
- Chen, X., Chen, Y., & Zhu, L. (2014). Implementation of a softcore processor based on FPGA. *Journal of Computer and Communications*, 2(1), 51-55.
- Yang, S., & Yan, W. (2013). A softcore processor based on FPGA and its application in image processing. *Journal of Signal Processing Systems*, 71(3), 283-292.
- Lee, J. W., & Choi, S. S. (2012). FPGA-based softcore processor design for real-time image processing. *Journal of Real-Time Image Processing*, 7(2), 73-85.

Digitally signed by MARTI Marcelo Adrian
 Date: 2023.07.06 14:44:30 ART
 Location: Ciudad Autónoma de Buenos Aires

Marcelo Marti
 Secretario
 Secretaría de Posgrado
 Facultad de Ciencias Exactas y Naturales

Digitally signed by DURAN Guillermo Alfredo
 Date: 2023.07.07 13:13:26 ART
 Location: Ciudad Autónoma de Buenos Aires

Guillermo Alfredo Duran
 Decano
 Decanato
 Facultad de Ciencias Exactas y Naturales